



Asignatura: Sistemas Electrónicos Integrados (SEI)
Código: 32643
Institución: Escuela Politécnica Superior
Programa: Máster Universitario en Ingeniería de Telecomunicación (ing.tel)
Nivel: Máster
Tipo: Obligatoria
ECTS: 6

GUÍA DOCENTE: Sistemas Electrónicos Integrados (SEI)

Curso Académico: 2016-2017

Programa: Máster Universitario en Ingeniería de Telecomunicación (ing.tel)
Centro: Escuela Politécnica Superior
Universidad: Universidad Autónoma de Madrid

Última modificación: 09/05/2016
Estado: Publicado xx/xx/2016



Asignatura: Sistemas Electrónicos Integrados (SEI)
Código: 32643
Institución: Escuela Politécnica Superior
Programa: Máster Universitario en Ingeniería de Telecomunicación (ing.tel)
Nivel: Máster
Tipo: Obligatoria
ECTS: 6

1. ASIGNATURA (ID)

Sistemas Electrónicos Integrados (SEI)

1.1. Programa

Máster Universitario en Ingeniería de Telecomunicación (ing.tel)

1.2. Código asignatura

32643

1.3. Área de la asignatura

Arquitectura y Tecnología de Computadores

1.4. Tipo de asignatura

Obligatoria

1.5. Semestre

Primer semestre

1.6. Créditos

6 ETCS

1.7. Idioma de impartición

El material y transparencias se proporcionarán principalmente en inglés. Las clases se impartirán en castellano, sin perjuicio a que algunos seminarios pudiesen ser impartidos en inglés.

1.8. Recomendaciones / Requisitos previos

El estudiante debe poseer conocimientos previos de sistemas digitales y de lógica programable, siendo requisito indispensable haber cursado las asignaturas “Dispositivos Integrados Especializados” y “Sistemas Electrónicos Digitales”.



Asignatura: Sistemas Electrónicos Integrados (SEI)
Código: 32643
Institución: Escuela Politécnica Superior
Programa: Máster Universitario en Ingeniería de Telecomunicación (ing.tel)
Nivel: Máster
Tipo: Obligatoria
ECTS: 6

Adicionalmente, es necesario conocer:

- Lenguajes de descripción hardware (HDL) para diseño y verificación de circuitos digitales
- Sistema operativo GNU/Linux
- Programación en C
- Arquitectura de ordenadores

1.9. Datos del equipo docente

Nota: se debe añadir @uam.es a todas las direcciones de correo electrónico.

Coordinador:

Dr. Sergio López Buedo

Departamento de Tecnología Electrónica y de las Comunicaciones

Escuela Politécnica Superior

Despacho: C-228

Tel.: +34 914972249

e-mail: sergio.lopez-buedo

Web: <http://www.eps.uam.es/~sergio>

1.10. Objetivos del curso

El objetivo de esta asignatura es obtener el conocimiento para diseñar circuitos integrados usando bloques específicos complejos fijos, configurables y/o programables (*hard* y *soft cores*). Comienza con el proceso de fabricación de un circuito microelectrónico. Después presenta diversas metodologías de diseño digital avanzado y opciones de las herramientas EDA. Finalmente, se trata la integración de uno o más procesadores embebidos, en conjunto con los lenguajes de descripción de hardware y herramientas asociados.

En resumen, esta asignatura capacita al estudiante para abordar desarrollos de sistemas en un chip de altas prestaciones, que incluyan uno o varios microprocesadores, comunicaciones de alta velocidad y aceleración hardware.

Como resultados del aprendizaje, el estudiante obtendrá:

- Capacidad de Diseñar un sistema hardware específico complejo integrado o basado en dispositivos lógicos programables.
- Comprensión del proceso de fabricación de un circuito integrado.
- Habilidad en el manejo lenguajes de descripción de hardware.
- Capacidad de abordar desarrollos de sistemas en un chip de altas prestaciones, que incluyan uno o varios microprocesadores, comunicaciones de alta velocidad y aceleración hardware



Asignatura: Sistemas Electrónicos Integrados (SEI)
Código: 32643
Institución: Escuela Politécnica Superior
Programa: Máster Universitario en Ingeniería de Telecomunicación (ing.tel)
Nivel: Máster
Tipo: Obligatoria
ECTS: 6

Las competencias que se pretenden adquirir con esta asignatura son:

Básicas y Generales:

- IT1 - Capacidad para proyectar, calcular y diseñar productos, procesos e instalaciones en todos los ámbitos de la ingeniería de telecomunicación.
- IT4 - Capacidad para el modelado matemático, cálculo y simulación en centros tecnológicos y de ingeniería de empresa, particularmente en tareas de investigación, desarrollo e innovación en todos los ámbitos relacionados con la Ingeniería de Telecomunicación y campos multidisciplinares afines.
- IT7 - Capacidad para la puesta en marcha, dirección y gestión de procesos de fabricación de equipos electrónicos y de telecomunicaciones, con garantía de la seguridad para las personas y bienes, la calidad final de los productos y su homologación.
- CB6 - Poseer y comprender conocimientos que aporten una base u oportunidad de ser originales en el desarrollo y/o aplicación de ideas, a menudo en un contexto de investigación
- CB7 - Que los estudiantes sepan aplicar los conocimientos adquiridos y su capacidad de resolución de problemas en entornos nuevos o poco conocidos dentro de contextos más amplios (o multidisciplinares) relacionados con su área de estudio
- CB10 - Que los estudiantes posean las habilidades de aprendizaje que les permitan continuar estudiando de un modo que habrá de ser en gran medida autodirigido o autónomo.

Transversales:

- TR1 - Capacidad para actualizar conocimientos habilidades y destrezas de forma autónoma, realizando un análisis crítico, análisis y síntesis de ideas nuevas y complejas abarcando niveles más integradores y pluridisciplinares.
- TR2 - Capacidad para tomar decisiones y formular juicios basados en criterios objetivos (datos experimentales, científicos o de simulación disponibles).
- TR4 - Capacidad para transmitir de un modo claro y sin ambigüedades a un público especializado o no, resultados procedentes de la investigación científica y tecnológica o del ámbito de la innovación mas avanzada, así como los fundamentos mas relevantes sobre los que se sustentan. Capacidad para argumentar y justificar lógicamente dichas decisiones de un modo claro y sin ambigüedades, sin dejar de considerar puntos de vista alternativos o complementarios.

Específicas:

- TT10 - Capacidad para diseñar y fabricar circuitos integrados.
- TT11 - Conocimiento de los lenguajes de descripción hardware para circuitos de alta complejidad.
- TT12 - Capacidad para utilizar dispositivos lógicos programables, así como para diseñar sistemas electrónicos avanzados, tanto analógicos como digitales. Capacidad para diseñar componentes de comunicaciones como por ejemplo encaminadores, conmutadores, concentradores, emisores y receptores en diferentes bandas.



Asignatura: Sistemas Electrónicos Integrados (SEI)
Código: 32643
Institución: Escuela Politécnica Superior
Programa: Máster Universitario en Ingeniería de Telecomunicación (ing.tel)
Nivel: Máster
Tipo: Obligatoria
ECTS: 6

A continuación, se especifican los objetivos generales y específicos de la asignatura Sistemas Electrónicos Integrados que pretenden alcanzarse.

OBJETIVOS GENERALES	
G1	Capacidad de Diseñar un sistema hardware específico complejo integrado o basado en dispositivos lógicos programables
G2	Comprensión del proceso de fabricación de un circuito integrado
G3	Habilidad en el manejo lenguajes de descripción de hardware
G4	Capacidad de diseñar un sistema en un chip (SoC) programable, basado en FPGA
G5	Capacidad de dotar de un sistema operativo tipo GNU/Linux a un SoC programable basado en FPGA, y de programar aplicaciones para dicho SoC.
G6	Capacidad de abordar desarrollos de SoCs de altas prestaciones, que incluyan uno o varios microprocesadores, comunicaciones de alta velocidad y aceleración hardware

OBJETIVOS ESPECÍFICOS	
MÓDULO I: Fundamentos de Circuitos Integrados Digitales	
TEMA 1.- Introducción al Diseño de Circuitos Integrados Digitales	
1.1.	Conocer los fundamentos del proceso de fabricación de un circuito integrado
1.2.	Distinguir las posibilidades y las limitaciones de los diferentes procesos de fabricación de un circuito integrado
1.3.	Conocer las diferentes tecnologías de fabricación de un circuito integrado a medida: <i>Full-Custom</i> , <i>Standard-Cell</i> , ASIC Estructurado, FPGA
1.4.	Comprender cuál es el flujo de diseño de un circuito integrado
TEMA 2.- Técnicas de Diseño de Circuitos Integrados Digitales	
2.1.	Dominar el uso de lenguajes de descripción hardware (HDL) para el diseño de circuitos integrados digitales
2.2.	Comprender cuál es el modelo de temporización de un circuito integrado digital
2.3.	Ser capaz de manejar las herramientas de análisis estático de tiempos
2.4.	Conocer el compromiso entre área, velocidad y consumo en el diseño de un circuito integrado digital
MÓDULO II: Fundamentos de SoC basados en FPGA	
TEMA 3.- Introducción a la Tecnología de Sistemas en un Chip	
3.1.	Conocer la tecnología de Sistemas en un Chip (SoC), y comprender cuáles son sus ventajas e inconvenientes
3.2.	Ser capaz de identificar la mejor alternativa de SoC para resolver un cierto problema
3.3.	Conocer la metodología de diseño de SoCs, en particular el diseño basado en plataforma
3.4.	Introducir los fundamentos del diseño para reutilización
3.5.	Comprender la arquitectura de un SoC, en particular como se articulan los diferentes bloques a través de la infraestructura de buses
TEMA 4.- SoCs Basados en FPGA Sencillos	
4.1.	Ser capaz de diseñar un SoC sencillo basado en FPGA
4.2.	Conocer los bloques básicos para el diseño de SoCs basados en FPGA



Asignatura: Sistemas Electrónicos Integrados (SEI)
Código: 32643
Institución: Escuela Politécnica Superior
Programa: Máster Universitario en Ingeniería de Telecomunicación (ing.tel)
Nivel: Máster
Tipo: Obligatoria
ECTS: 6

4.3.	Comprender los fundamentos de la programación de SoCs basados en FPGA
4.4.	Ser capaz de manejar las herramientas básicas de verificación HW y SW de SoCs basados en FPGA
TEMA 5.- Desarrollo de Periféricos para SoCs Basados en FPGA	
5.1.	Conocer los estándares de buses usados en SoCs basados en FPGA
5.2.	Ser capaz de desarrollar un sencillo periférico a medida para un SoC basado en FPGA
5.3.	Comprender la metodología de verificación de periféricos sencillos
5.4.	Ser capaz de manejar un periférico sencillo desde el SW empotrado
MÓDULO III: Diseño y verificación de SoCs basados en FPGA de altas prestaciones	
TEMA 6.- SoCs Basados en FPGA Avanzados	
6.1.	Conocer los bloques avanzados para el diseño de SoCs basados en FPGA
6.2.	Identificar los periféricos que se emplean para conectar un SoC basado en FPGA a una red de comunicaciones
6.3.	Ser capaz de portar el sistema operativo GNU/Linux a un SoC basado en FPGA
6.4.	Conocer la metodología de desarrollo de aplicaciones para un SoC basado en FPGA que ejecute el sistema operativo GNU/Linux
TEMA 7.- Técnicas Avanzadas de Verificación de SoCs	
7.1.	Conocer las técnicas avanzadas de verificación (verificación formal, verificación orientada a cobertura de código, etc.) que facilitan el desarrollo de SoC complejos
7.2.	Comprender el concepto de plataforma virtual y cuál es su rol en el desarrollo de SoC complejos
7.3.	Ser capaz de usar lenguajes tales como System-C para el desarrollo plataformas virtuales que permitan la cosimulación HW/SW
7.4.	Conocer las herramientas de verificación on-chip para la depuración de SoC basados en FPGA
TEMA 8.- Técnicas para la Mejora de Prestaciones	
8.1.	Conocer las diferentes arquitecturas de los SoCs multiprocesador
8.2.	Comprender los modelos de programación de los SoCs multiprocesador
8.3.	Ser capaz de implementar un sencillo SoC multiprocesador basado en FPGA
8.4.	Comprender las técnicas de aceleración basadas en SW y en HW
8.5.	Conocer las diferentes alternativas de coprocesamiento
8.6.	Ser capaz de implementar un sencillo coprocesador en un SoC basado en FPGA

1.11. Contenidos del programa

MÓDULO I: Fundamentos de Circuitos Integrados Digitales

1. Introducción al Diseño de Circuitos Integrados Digitales

- 1.1. Introducción
- 1.2. Procesos de fabricación
- 1.3. Alternativas de implementación
- 1.4. Flujo de diseño



Asignatura: Sistemas Electrónicos Integrados (SEI)
Código: 32643
Institución: Escuela Politécnica Superior
Programa: Máster Universitario en Ingeniería de Telecomunicación (ing.tel)
Nivel: Máster
Tipo: Obligatoria
ECTS: 6

2. Técnicas de Diseño de Circuitos Integrados Digitales

- 2.1. HDL avanzado
- 2.2. Modelo de temporización
- 2.3. Análisis estático de tiempos
- 2.4. Compromiso área-velocidad-consumo

MÓDULO II: Fundamentos de SoC basados en FPGA

3. Introducción a la Tecnología de Sistemas en un Chip

- 3.1. Introducción
- 3.2. Alternativas tecnológicas
- 3.3. Metodología de diseño basado en plataforma
- 3.4. Diseño para reutilización
- 3.5. Arquitectura de un SoC

4. SoCs sencillos basados en FPGA

- 4.1. Herramientas
- 4.2. Bloques básicos
- 4.3. Fundamentos de programación
- 4.4. Verificación

5. Desarrollo de Periféricos para SoCs Basados en FPGA

- 5.1. Estándares de buses
- 5.2. Desarrollo de periféricos sencillos
- 5.3. Verificación
- 5.4. Programación

MÓDULO III: Diseño y verificación de SoCs basados en FPGA de altas prestaciones

6. SoCs Basados en FPGA Avanzados

- 6.1. Bloques avanzados
- 6.2. Periféricos para redes de comunicaciones
- 6.3. Portar GNU/Linux
- 6.4. Desarrollo de aplicaciones bajo GNU/Linux

7. Técnicas Avanzadas de Verificación de SoCs

- 7.1. Técnicas avanzadas de verificación
- 7.2. Plataformas virtuales
- 7.3. Cosimulación HW/SW
- 7.4. Verificación on-chip

8. Técnicas para la Mejora de Prestaciones

- 8.1. Arquitecturas de SoC multiprocesador
- 8.2. Modelos de programación
- 8.3. SoC multiprocesador basados en FPGA
- 8.4. Técnicas de aceleración
- 8.5. Coprocesadores



Asignatura: Sistemas Electrónicos Integrados (SEI)
Código: 32643
Institución: Escuela Politécnica Superior
Programa: Máster Universitario en Ingeniería de Telecomunicación (ing.tel)
Nivel: Máster
Tipo: Obligatoria
ECTS: 6

1.12. Bibliografía

Los recursos para el aprendizaje por unidad se detallan a continuación:

1. “Synthesis of arithmetic circuits: FPGA, ASIC and embedded systems”, J.P. Deschamps, G.J.A. Bioul, G.D. Sutter, John Wiley & Sons 2006
2. “Computer System Design: System-on-Chip”, Michael J. Flynn, Wayne Luk, Wiley 2011
3. “Processor Design: System-On-Chip Computing for ASICs and FPGAs”, Jari Nurmi, Springer, 2007
4. “Multiprocessor system-on-chip hardware design and tool integration”, Michael Hübner, Springer, 2011
5. “Reconfigurable system design and verification”, Pao-Ann Hsiung, CRC Press, 2009
6. “SystemVerilog for verification a guide to learning the testbench language features 2nd ed.”, Chris Spear, Springer, 2010
7. “Reuse Methodology Manual for System-On-A-Chip Designs”, Michael Keating, Kluwer, 2002

Material electrónico de trabajo: los documentos electrónicos de trabajo (Prácticas, métodos de trabajo para el laboratorio, recomendaciones de estudio y hojas de datos de componentes se publican en la sección de la asignatura en la plataforma Moodle (<https://moodle.uam.es/>))

1.13. Metodología docente

Clases teórico/prácticas

Actividad del profesor:

Clases expositivas simultaneadas con la realización de prácticas. Se utilizará la pizarra, combinada con presentaciones en formato electrónico y uso intensivo de herramientas de diseño electrónico, sobre las que se realizarán casos prácticos para demostrar los conceptos teóricos.

Actividad del estudiante:

Actividad presencial: Toma de apuntes, participar activamente en clase respondiendo a las cuestiones planteadas. Implementación de los casos prácticos propuestos durante el desarrollo de las clases.

Actividad no presencial: Preparación previa del tema a discutir en clase, estudio de la materia y realizaciones de los cuestionarios planteados en el *moodle* de la asignatura.



Asignatura: Sistemas Electrónicos Integrados (SEI)
Código: 32643
Institución: Escuela Politécnica Superior
Programa: Máster Universitario en Ingeniería de Telecomunicación (ing.tel)
Nivel: Máster
Tipo: Obligatoria
ECTS: 6

Proyecto y/o estudio tecnológico

Actividad del profesor:

El profesor propondrá a los estudiantes realizar un proyecto y/o estudio tecnológico, relacionado con las tecnologías y tendencias en gestión de red. Establecerá las normas de presentación y una propuesta de temas a profundizar.

Actividad del estudiante:

Los estudiantes buscarán información para el proyecto y/o estudio tecnológico, estudiando en detalle el tema escogido y planteando su caso práctico de aplicación.

Prácticas de laboratorio

Actividad del profesor:

Asignar una práctica a cada grupo de trabajo y explicar la práctica asignada a cada grupo de trabajo al comienzo de la sesión de prácticas. Supervisar el trabajo de los grupos de trabajo en el laboratorio. Suministrar el guión de prácticas a completar en el laboratorio.

Se utilizan el método expositivo tanto en tutorías como en el laboratorio con cada grupo de trabajo. Los medios utilizados son el software del laboratorio y ordenadores del propio laboratorio para el desarrollo y simulación de los diseños realizados, así como sistemas de desarrollo FPGA para la ejecución y verificación de las prácticas.

Actividad del estudiante:

Actividad presencial: Planteamiento inicial, previo al desarrollo de la práctica, sobre información contenida en el enunciado. Debate en el seno del grupo sobre el planteamiento de la solución óptima. Al finalizar la práctica se evaluará los conocimientos adquiridos por cada miembro del grupo para calificar de forma individual la práctica.

Actividad no presencial: Profundizar en el enunciado de la práctica y plantear el diagrama de flujo óptimo para la resolución de la misma. Redacción del informe de la práctica incluyendo el diagrama final planteado.



Asignatura: Sistemas Electrónicos Integrados (SEI)
Código: 32643
Institución: Escuela Politécnica Superior
Programa: Máster Universitario en Ingeniería de Telecomunicación (ing.tel)
Nivel: Máster
Tipo: Obligatoria
ECTS: 6

1.14. Trabajo del estudiante

		Nº de horas	Porcentaje
Presencial	Clases de conceptos teórico/prácticos (7 x 2h)	14 h (28%)	50 h (33%)
	Clases de resolución de casos prácticos (4 x 2h)	8 h (16%)	
	Prácticas de laboratorio (7 x 2h)	14 h (28%)	
	Seminarios sobre temas especializados (2 x 2h)	4 h (8%)	
	Actividades de evaluación: • 2 pruebas intermedias de prácticas de 2h • 2 exámenes finales de 3h	10 h (20%)	
No presencial	Prácticas de laboratorio, con apoyo del profesor	14 h (14%)	100 h (67%)
	Proyecto y/o estudio tecnológico	36 h (36%)	
	Trabajo y estudio autónomo	50 h (50%)	
Carga total de horas de trabajo: 25 horas x 6 ECTS		150 h	

1.15. Métodos de evaluación y porcentaje en la calificación final

- Durante el desarrollo de la asignatura se van a realizar dos pruebas intermedias de prácticas. Estas pruebas se harán en horario normal de clase y durarán 2 horas cada una.
- Es indispensable superar estas pruebas para poder permanecer en el modo de evaluación continua, así como haber aprobado el 50% de las prácticas. En caso contrario, se pasa automáticamente a modo de evaluación no continua
- En el caso de evaluación continua, la nota final de la asignatura se obtiene mediante el siguiente baremo:
 - Examen final: 30%
 - Evaluación de prácticas: 40%
 - Proyecto de desarrollo y/o estudio tecnológico: 30%

Para aprobar la asignatura es obligatorio obtener una nota mayor o igual a 5 puntos en cada uno de estos tres puntos

- En el caso de evaluación no continua o convocatoria extraordinaria, la nota final de la asignatura se obtiene mediante el siguiente baremo:
 - Examen final: 30%
 - Evaluación de prácticas: 40%
 - Proyecto de desarrollo y/o estudio tecnológico: 30%

Para aprobar la asignatura es obligatorio obtener una nota mayor o igual a 5 puntos en cada uno de estos tres puntos



Asignatura: Sistemas Electrónicos Integrados (SEI)

Código: 32643

Institución: Escuela Politécnica Superior

Programa: Máster Universitario en Ingeniería de Telecomunicación (ing.tel)

Nivel: Máster

Tipo: Obligatoria

ECTS: 6

- En el caso de evaluación no continua, el estudiante deberá entregar y defender, con antelación al examen final, las prácticas y el proyecto/estudio que se plantearán para el caso de evaluación no continua. La posibilidad de realizar el examen final estará supeditada a la evaluación satisfactoria de prácticas y del proyecto/estudio.



Asignatura: Sistemas Electrónicos Integrados (SEI)
Código: 32643
Institución: Escuela Politécnica Superior
Programa: Máster Universitario en Ingeniería de Telecomunicación (ing.tel)
Nivel: Máster
Tipo: Obligatoria
ECTS: 6

1.16. Planificación / Cronograma

Semana	Contenido
1	Introducción al Diseño de Circuitos Integrados Digitales
2	Técnicas de Diseño de Circuitos Integrados Digitales
3	Técnicas de Diseño de Circuitos Integrados Digitales
4	Introducción a la Tecnología de Sistemas en un Chip
5	SoCs sencillos basados en FPGA
6	SoCs sencillos basados en FPGA
7	SoCs sencillos basados en FPGA
8	Desarrollo de Periféricos para SoCs Basados en FPGA
9	Desarrollo de Periféricos para SoCs Basados en FPGA
10	SoCs Basados en FPGA Avanzados
11	SoCs Basados en FPGA Avanzados
12	SoCs Basados en FPGA Avanzados
13	Técnicas Avanzadas de Verificación de SoCs
14	Técnicas para la Mejora de Prestaciones

Adicionalmente, habrá un examen final ordinario en enero y otro extraordinario en junio, cuya duración será de 3 horas