



Asignatura: Fundamentos de Microprocesadores

Código: 18479

Centro: Escuela Politécnica Superior

Titulación: Grado en Ingeniería de Tecnologías de Servicios de Telecomunicación

Nivel: Grado

Tipo: Obligatoria

Nº de créditos: 6 ECTS

GUÍA DOCENTE DE FUNDAMENTOS DE MICROPROCESADORES

La presente guía docente corresponde a la asignatura Fundamentos de Microprocesadores (FMICRO), aprobada para el curso lectivo 2017-2018 en Junta de Centro y publicada en su versión definitiva en la página web de la Escuela Politécnica Superior. Esta guía docente de FMICRO aprobada y publicada antes del periodo de matrícula tiene el carácter de contrato con el estudiante.



Asignatura: Fundamentos de Microprocesadores
Código: 18479
Centro: Escuela Politécnica Superior
Titulación: Grado en Ingeniería de Tecnologías de Servicios de Telecomunicación
Nivel: Grado
Tipo: Obligatoria
Nº de créditos: 6 ECTS

1. ASIGNATURA

Fundamentos de Microprocesadores

1.1. Código

18479 del Grado en Ingeniería de Tecnologías y Servicios de Telecomunicación

1.2. Materia

Circuitos Electrónicos y Microprocesadores

1.3. Tipo

Obligatoria

1.4. Nivel

Grado

1.5. Curso

2º

1.6. Semestre

1º

1.7. Número de créditos

6 créditos ECTS

1.8. Requisitos previos

Es muy recomendable haber cursado la asignatura Circuitos Electrónicos Digitales del segundo semestre del primer curso.



Asignatura: Fundamentos de Microprocesadores
Código: 18479
Centro: Escuela Politécnica Superior
Titulación: Grado en Ingeniería de Tecnologías de Servicios de Telecomunicación
Nivel: Grado
Tipo: Obligatoria
Nº de créditos: 6 ECTS

1.9. Requisitos mínimos de asistencia a las sesiones presenciales

Se plantean dos métodos de evaluación, uno de evaluación CONTINUA y otro de evaluación NO CONTINUA, de forma independiente para los contenidos teóricos y para los contenidos prácticos. Por defecto, se supone que todos los estudiantes, por el hecho de estar matriculados en la asignatura, optan por un método de evaluación CONTINUA.

La aplicación de la evaluación CONTINUA para los contenidos teóricos está ligada a la realización y superación de una calificación mínima de las actividades propuestas durante el desarrollo del curso.

La aplicación de la evaluación CONTINUA para los contenidos prácticos está ligada a la asistencia y a la realización de las actividades propuestas en las sesiones prácticas en el laboratorio.

La norma a seguir en cada caso es la siguiente:

EVALUACION CONTINUA y NO CONTINUA PARA CONTENIDOS TEÓRICOS.

En ambas modalidades la asistencia a clase de teoría no es obligatoria, pero sí fuertemente recomendable.

MUY IMPORTANTE

Sin necesidad de avisar previamente, en las clases se pueden realizar pruebas que sirvan para la evaluación continua. La ausencia a estas sesiones implica la no realización de la citada prueba y la consecuente calificación con cero puntos en la actividad.

Los detalles acerca de la normativa de evaluación para cada una de las dos modalidades se recogen en el epígrafe 2.2 de esta guía.

EVALUACIÓN CONTINUA PARA CONTENIDOS PRÁCTICOS (LABORATORIO).

En la modalidad de evaluación CONTINUA, el estudiante deberá asistir a todas las clases prácticas y entregar de forma regular y en las fechas marcadas las memorias de resultados de cada una de las prácticas propuestas.

Siempre por motivos debidamente justificados, el estudiante puede faltar a un máximo de 2 sesiones de prácticas (4 horas), debiendo en su caso, presentar también las memorias correspondientes. En el caso de alcanzar un número mayor de faltas o la no entrega de alguna de las memorias solicitadas, será excluido de esta modalidad de evaluación.

EVALUACIÓN NO CONTINUA PARA CONTENIDOS PRÁCTICOS (LABORATORIO).

En esta modalidad la asistencia a clase de prácticas no es obligatoria, pero sí fuertemente recomendable.

Los detalles acerca de la normativa de evaluación que diferencian cada una de las dos modalidades de evaluación práctica, se recogen en el epígrafe 2.2 de esta guía.



Asignatura: Fundamentos de Microprocesadores
Código: 18479
Centro: Escuela Politécnica Superior
Titulación: Grado en Ingeniería de Tecnologías de Servicios de Telecomunicación
Nivel: Grado
Tipo: Obligatoria
Nº de créditos: 6 ECTS

1.10. Datos del equipo docente

Profesor coordinador de la asignatura y de las prácticas:

Alberto Sánchez González
Departamento de Tecnología Electrónica y de las Comunicaciones
Centro: Escuela Politécnica Superior
Despacho: Edificio C-231
Correo electrónico: alberto.sanchezgonzalez@uam.es
Horario de atención al alumnado: Petición de cita previa por correo electrónico.



Asignatura: Fundamentos de Microprocesadores
Código: 18479
Centro: Escuela Politécnica Superior
Titulación: Grado en Ingeniería de Tecnologías de Servicios de Telecomunicación
Nivel: Grado
Tipo: Obligatoria
Nº de créditos: 6 ECTS

1.11. Objetivos del curso

En este curso se aprende el diseño de algunos circuitos aritméticos básicos. Se estudian y analizan los conceptos básicos relacionados con la arquitectura de los procesadores actuales a partir de la definición de un juego de instrucciones particular, se diseña la ruta de datos para la arquitectura diseñada y se aprende a realizar su control. También se estudia un sencillo lenguaje de bajo nivel (máquina y ensamblador) para el sistema diseñado. Por último, se estudia la arquitectura de un sistema elemental de memoria. También en este curso se aprende a utilizar un lenguaje específico para el diseño hardware de sistemas digitales.

Las **competencias específicas** que se pretenden adquirir con esta asignatura son:

C09: Capacidad de análisis y diseño de circuitos combinacionales y secuenciales, síncronos y asíncronos, y de utilización de microprocesadores y circuitos integrados.

C10: Conocimiento y aplicación de los fundamentos de lenguajes de descripción de dispositivos de hardware.

Igualmente, la asignatura cubre en parte las siguientes **competencias básicas y generales**:

DD5: Que los estudiantes hayan desarrollado aquellas habilidades de aprendizaje necesarias para emprender estudios posteriores con un alto grado de autonomía.

ITT3: Conocimiento de materias básicas y tecnologías, que le capacite para el aprendizaje de nuevos métodos y tecnologías, así como que le dote de una gran versatilidad para adaptarse a nuevas situaciones.

Los objetivos que se pretenden alcanzar con esta asignatura son:

OBJETIVOS GENERALES	
G1	Comprender la estructura de los microprocesadores: CPU, memoria y periféricos de entrada/salida.
G2	Usar el juego de instrucciones y el lenguaje máquina.
G3	Analizar la arquitectura de sistemas basados en microprocesadores.
G4	Utilizar lenguajes de descripción hardware.
OBJETIVOS ESPECIFICOS POR TEMA	
TEMA 1.- Diseño digital y VHDL	
1.1.	Describir circuitos digitales usando las especificaciones del lenguaje VHDL.
1.2.	Dado un circuito digital en VHDL, usar las herramientas de simulación y depurado para determinar su correcto funcionamiento, y en caso de fallo, identificar y corregir los fallos.
1.3.	Dado un circuito digital en VHDL, determinar su funcionamiento.
1.4.	Dado un circuito digital en VHDL, identificar errores de sintaxis.
1.5.	Dado un circuito digital en VHDL, identificar errores de funcionalidad.
TEMA 2.- La Unidad Aritmético Lógica (ALU)	
2.1.	Describir los componentes básicos que configuran un sistema ordenador.



Asignatura: Fundamentos de Microprocesadores

Código: 18479

Centro: Escuela Politécnica Superior

Titulación: Grado en Ingeniería de Tecnologías de Servicios de Telecomunicación

Nivel: Grado

Tipo: Obligatoria

Nº de créditos: 6 ECTS

2.2.	Describir los diferentes algoritmos y circuitos digitales para las operaciones lógicas and, or, xor, etc.
2.3.	Describir los diferentes algoritmos y circuitos digitales para las operaciones aritméticas de sumar, restar y multiplicar.
2.4.	Describir con palabras propias qué es una ALU y los diferentes registros y flags que la componen.
2.5.	Dado un determinado conjunto de códigos de operación para operaciones lógicas y aritméticas, diseñar la ALU correspondiente.
TEMA 3.- El Procesador I: El diseño del juego de instrucciones. El lenguaje máquina	
3.1.	Describir con palabras propias y asociándolos a un procesador los conceptos de: lenguaje máquina, código de operación, modo de direccionamiento, tamaño y formato de instrucción, operando fuente y destino y dato inmediato.
3.2.	Ensamblar y desensamblar código máquina, ayudados por una tabla que contiene la codificación de las instrucciones.
3.3.	Indicar cómo queda modificado el estado del computador (contenido de registros, memoria de datos y puertos de entrada y de salida) después de la ejecución de una instrucción o al final de la ejecución de pequeños programas escritos en lenguaje ensamblador (como máximo 10 instrucciones), a partir de un estado inicial del computador.
3.4.	Escribir pequeños programas en lenguaje ensamblador del procesador propuesto (como máximo 10 instrucciones) cuya funcionalidad se especifica mediante un texto o mediante una sentencia sencilla de un lenguaje de alto nivel. Estos programas se pueden definir como funciones o macros para ser incorporados en otros programas de mayor extensión.
3.5.	Escribir pequeños programas (como máximo 10 instrucciones) en donde se utilice la pila como sistema para el paso de parámetros en las llamadas a funciones o subrutinas. Indicar el contenido de la pila y de los registros asociados a ella tras la ejecución de programas escritos en ensamblador.



TEMA 4.- El Procesador II: Diseño y control de la ruta de datos. Arquitectura uniciclo	
4.1.	A partir del esquema de un sistema digital, describir una determinada operación por medio del lenguaje de transferencia de registros (RTL).
4.2.	A partir de la descripción RTL de una determinada operación, diseñar la ruta de datos que la implemente.
4.3.	Conocida la ruta de datos para la arquitectura del procesador propuesto, indicar el valor de las señales o buses activos de la Unidad de Proceso y de la Unidad de Control para cada una de las instrucciones originales del citado procesador, en el caso que cada instrucción se ejecuta en un único ciclo.
4.4.	Diseñar la máquina de control para la ruta de datos uniciclo del procesador propuesto o para un sistema digital de complejidad similar.
4.5.	A partir de la ruta de datos uniciclo del procesador propuesto, completar el diseño y el control de la misma, para que el procesador ejecute correctamente las instrucciones originales más una nueva instrucción de lenguaje máquina (de complejidad equivalente a las originales). Se parte de la definición de la nueva instrucción (vía lenguaje RTL) y de su codificación.
TEMA 5.- El Procesador III: Diseño y control de la ruta de datos. Arquitectura multiciclo	
5.1.	Identificar los procesos que ocurren cronológicamente en la ejecución de una instrucción
5.2.	Conocida la ruta de datos para la arquitectura del procesador propuesto, indicar el valor de las señales o buses activos de la Unidad de Proceso y de la Unidad de Control para cada una de las instrucciones originales del citado procesador, en el caso que cada instrucción se puede ejecutar en distinto número de ciclos.
5.3.	Diseñar la máquina de control para la ruta de datos multiciclo del procesador propuesto o para un sistema digital de complejidad similar.
5.4.	A partir de la ruta de datos multiciclo del procesador propuesto, completar el diseño y el control de la misma, para que el procesador ejecute correctamente las instrucciones originales más una nueva instrucción de lenguaje máquina (de complejidad equivalente a las originales). Se parte de la definición de la nueva instrucción (vía lenguaje RTL) y de su codificación.
TEMA 6.- Sistemas de memoria y entrada/salida	
6.1.	Establecer un mapa de direcciones a partir de los requisitos del sistema e identificar las direcciones de acceso a cada dispositivo a partir de un mapa de direcciones.
6.2.	Describir las diferentes formas de representación de los números reales en un ordenador.
6.3.	Operaciones con números reales en coma flotante.



1.12. Contenidos del programa

Programa Sintético

UNIDAD 1. Diseño digital y VHDL

UNIDAD 2. La Unidad Aritmético Lógica (ALU)

UNIDAD 3. El Procesador I: Diseño del juego de instrucciones. El lenguaje máquina.

UNIDAD 4. El Procesador II: Diseño y control de la ruta de datos. Arquitectura uniciclo.

UNIDAD 5. El Procesador III: Diseño y control de la ruta de datos. Arquitectura multiciclo.

UNIDAD 6. Sistemas de memoria y entrada/salida.

Programa Detallado

1. Diseño digital y VHDL

1.1. Introducción

1.1.1. Módulos: entidad y arquitectura

1.1.2. Simulación y síntesis

1.2. Diseño combinacional

1.2.1. Puertas lógicas

1.2.2. Asignaciones condicionales

1.2.3. Señales internas, representación numérica y buses

1.2.4. Procesos. Case e if

1.3. Diseño estructural

1.4. Diseño secuencial

1.4.1. Registros síncronos

1.4.2. Latches y memoria implícita

1.4.3. Diseño y verificación de bancos de prueba

1.5. Bancos de prueba

2. La Unidad Aritmético Lógica (ALU)

2.1. Estructura básica de un ordenador (sumador)

2.2. Circuitos lógicos y aritméticos

2.2.1. Operadores lógicos

2.2.2. Sumadores y Restadores

2.2.3. Desplazadores y Multiplicadores

2.3. Diseño de una ALU

3. El Procesador I: El diseño del juego de instrucciones. El lenguaje máquina

3.1. Lenguaje ensamblador

3.1.1. Instrucciones. Tipo y tamaño

3.1.2. Operandos: registros, memoria y constantes

3.1.3. El código máquina

3.2. El juego de instrucciones. ISA MIPS

3.2.1. El formato de las instrucciones: los tipos R, I, J

3.2.2. Instrucciones con memoria, aritmético/lógicas y de salto condicionales e incondicionales

3.2.3. Los modos de direccionamiento

3.2.4. Escribir, compilar, enlazar y ejecutar un programa.

3.3. Programación

3.3.1. Llamadas a procedimientos, subrutinas o funciones. La pila del sistema

3.3.2. Estructuras de programación, If/Else y bucles For y While



3.3.3. Trabajar con Arrays de datos

4. El Procesador II: Diseño y control de la ruta de datos. Arquitectura uniciclo

4.1. Ruta de datos uniciclo

4.1.1. Instrucciones con memoria: lw y sw

4.1.2. Instrucciones Tipo-R

4.1.3. Instrucciones de salto condicional: beq

4.2. Control combinacional uniciclo

4.3. Añadir nuevas instrucciones: Suma inmediata y Saltos incondicionales (jump)

4.4. Parámetros temporales en la ruta uniciclo

5. El Procesador III: Diseño y control de la ruta de datos: Arquitectura multiciclo

5.1. Ruta de datos uniciclo

5.1.1. Instrucciones con memoria: lw y sw

5.1.2. Instrucciones Tipo-R

5.1.3. Instrucciones de salto condicional: beq

5.2. Control combinacional uniciclo

5.3. Añadir nuevas instrucciones: Suma inmediata y Saltos incondicionales (jump)

5.4. Parámetros temporales en la ruta uniciclo

6. Sistemas de memoria y entrada/salida.

6.1. Interfaz entre el procesador y los periféricos: mapa de direcciones

6.1.1. Bloques alineados y no alineados

6.1.2. Mapa de memoria

6.2. Operaciones con números reales

6.2.1. Representación binaria de los números reales: Coma Fija y Coma Flotante

6.2.2. Suma, resta, multiplicación de números reales.



Asignatura: Fundamentos de Microprocesadores
Código: 18479
Centro: Escuela Politécnica Superior
Titulación: Grado en Ingeniería de Tecnologías de Servicios de Telecomunicación
Nivel: Grado
Tipo: Obligatoria
Nº de créditos: 6 ECTS

1.13. Referencias de consulta

1. Digital Design and Computer Architecture. D.M. Harris y S.L. Harris. Morgan Kaufman Pub. 2007. ISBN: 0123704979.
2. Estructura y diseño de computadores: La interfaz software/hardware. D.A. Patterson y J.L. Hennessy. Ed. Reverte 2011. ISBN: 9788429126204.
3. Computer Organization And Design: The Hardware/Software Interface. D.A. Patterson y J.L. Hennessy. Morgan Kaufmann. 4ª Ed. 2009. ISBN: 9780123744937.
4. Problemas resueltos de estructura de computadoras. F. García, J. Carretero, J.D. García y D. Expósito. Ed. Paraninfo. ISBN: 978-84-283-3701-4. 2015.
5. Fundamentos de diseño lógico y de computadores. M.M.Mano y C.R.Kime. Prentice Hall. 2005. ISBN: 8420543993.
6. The Student's Guide to VHDL. P. Ashenden. Morgan Kaufman Pub. 1998. ISBN: 1558605207.
7. Diseño de Sistemas Digitales con VHDL. S.A. Pérez, E. Soto y S. Fernández. Thomson. 2002. ISBN: 8497320816.
8. Diseño digital avanzado con VHDL. F. Machado, S. Borromeo y N. Malpica. Serv. Publicaciones URJC. 2009. ISBN: 9788498494198.

Bibliografía principal y secundarias asociadas al temario propuesto:

UNIDAD 1. Diseño Digital y VHDL.

Principal: Ref[1] C4.

Secundarias: Ref[6] completo, Ref[7] completo, Ref[8] completo.

UNIDAD 2. La Unidad Aritmético Lógica (ALU).

Principal: Ref[1] C5.

Secundarias: Ref[2] C3, Ref[3] C3, Ref[4] C2, Ref[5] C5.

UNIDAD 3. El Procesador I: Diseño del juego de Instrucciones. El lenguaje máquina.

Principal: Ref[1] C6.

Secundarias: Ref[2] C2, Ref[3] C2, Ref[4] C3, C4 y C9.

UNIDAD 4. El Procesador II: Diseño y Control de la ruta de datos: arquitectura uniciclo.

Principal: Ref[1] C7.1 y C7.3.

Secundarias: Ref[2] C4, Ref[3] C4, Ref[4] C5.

UNIDAD 5. El Procesador III: Diseño y Control de la ruta de datos: arquitectura multiciclo.

Principal: Ref[1] C7.4.

Secundarias: Ref[4] C5.

UNIDAD 6. Mapas de memoria. Operaciones con reales.

Principal: Ref[1] C8. Ref[1] C5.

Secundarias: Ref[2] C6, Ref[3] C6, Ref[5] C13, Ref[4] C7.



Asignatura: Fundamentos de Microprocesadores
Código: 18479
Centro: Escuela Politécnica Superior
Titulación: Grado en Ingeniería de Tecnologías de Servicios de Telecomunicación
Nivel: Grado
Tipo: Obligatoria
Nº de créditos: 6 ECTS

2. MÉTODOS DOCENTES

La metodología utilizada en el desarrollo de la actividad docente incluye los siguientes tipos de actividades:

*Clases de teoría:

Actividad del profesor

Clases expositivas simultaneadas con la realización de ejercicios. Se utilizará la pizarra, combinada con presentaciones en formato electrónico y uso de simulaciones.

Actividad del estudiante:

Actividad presencial: Toma de apuntes, participar activamente en clase respondiendo a las cuestiones planteadas. Resolución de los ejercicios propuestos durante el desarrollo de las clases.

Actividad no presencial: Preparación de apuntes, estudio de la materia y realizaciones de los cuestionarios planteados en el Campus Virtual de la asignatura.

*Clases de problemas en aula:

Actividad del profesor

Primera parte expositiva, una segunda parte de supervisión y asesoramiento en la resolución de los problemas por parte del alumno y una parte final de análisis del resultado y generalización a otros tipos de problemas. Se utiliza básicamente la pizarra con proyecciones en formato electrónico para las figuras y simulaciones en lenguaje de bajo nivel.

Actividad del estudiante:

Actividad presencial: Participación activa en la resolución de los problemas y en el análisis de los resultados.

Actividad no presencial: Realización de otros problemas, planteados a través del Campus Virtual y no resueltos en clase y estudio de los planteados en las mismas. Utilización de las simulaciones en lenguaje de bajo nivel para analizar y comprobar los resultados. Estudio y planteamiento de modificaciones que permitan la optimización de las soluciones planteadas.

*Tutorías en aula:

Actividad del profesor:

Tutorización a toda la clase o en grupos de alumnos reducidos (8-10) con el objetivo de resolver dudas comunes plantadas por los alumnos a nivel individual o en grupo, surgidas a partir de cuestiones/ejercicios/problemas señalados en clase para tal fin y orientarlos en la realización de los mismos.

Actividad del estudiante:

Actividad presencial: Planteamiento de dudas individuales o en grupo y enfoque de posibles soluciones a las tareas planteadas.

Actividad no presencial: Estudio de las tareas marcadas y debate de las soluciones planteadas en el seno del grupo.

*Prácticas de laboratorio:



Asignatura: Fundamentos de Microprocesadores
Código: 18479
Centro: Escuela Politécnica Superior
Titulación: Grado en Ingeniería de Tecnologías de Servicios de Telecomunicación
Nivel: Grado
Tipo: Obligatoria
Nº de créditos: 6 ECTS

Actividad del profesor:

Asignar una práctica a cada grupo de trabajo y explicar la práctica asignada a cada grupo de trabajo al comienzo de la sesión de prácticas. Supervisar el trabajo de los grupos de trabajo en el laboratorio. Suministrar el guion de prácticas a completar en el laboratorio.

Se utilizan el método expositivo tanto en tutorías como en el laboratorio con cada grupo de trabajo. Los medios utilizados son el software del laboratorio y ordenadores del propio laboratorio para la ejecución y simulación de los programas realizados.

Actividad del estudiante:

Actividad presencial: Planteamiento inicial, previo al desarrollo de la práctica, sobre información contenida en el enunciado. Debate en el seno del grupo sobre el planteamiento de la solución óptima. Al finalizar la práctica se entrega un breve informe con el programa desarrollado y, además, se debe ejecutar con el profesor presente, quien hará las preguntas oportunas a cada miembro del grupo para calificar de forma individual la práctica.

Actividad no presencial: Profundizar en el enunciado de la práctica y plantear el diagrama de flujo óptimo para la resolución de la misma. Redacción del informe de la práctica incluyendo el diagrama final planteado.

2.1. Tiempo de trabajo del estudiante

		Nº de horas	Porcentaje
Presencial	Clases teóricas (3h x14 semanas)	42 h (28%)	78 h (52%)
	Clases prácticas (2h x13 semanas)	26 h (17%)	
	Tutorías globales	4 h (3%)	
	Realización de prueba escrita (ordinarias)	3 h (2%)	
	Realización de prueba escrita (extraordinaria)	3 h (2%)	
No presencial	Estudio semanal regulado (3 horas x 14 semanas)	42 h (28%)	72 h (48%)
	Preparación del examen (ordinario)	12 h (8%)	
	Preparación del examen (extraordinario)	18 h (12%)	
Carga total de horas de trabajo: 25 horas x 6 ECTS		150 h	



Asignatura: Fundamentos de Microprocesadores
Código: 18479
Centro: Escuela Politécnica Superior
Titulación: Grado en Ingeniería de Tecnologías de Servicios de Telecomunicación
Nivel: Grado
Tipo: Obligatoria
Nº de créditos: 6 ECTS

2.2. Métodos de evaluación y porcentaje en la calificación final

EVALUACIÓN CONTINUA

Los estudiantes pueden optar por este método de EVALUACIÓN CONTINUA (EC), en la parte de teoría, en la parte de prácticas o en ambas.

Cada parte, teoría y prácticas, es independiente e implica distintas formas de actuación.

Evaluación Continua: Teoría

Para la EC en teoría, aunque es muy recomendable, no es obligatorio la asistencia a clase. La asignatura se evalúa con un conjunto de actividades presenciales a desarrollar durante el curso. Todas las actividades se desarrollarán en el mismo horario de clase. Entre estas actividades destacan dos pruebas parciales que pueden liberar contenidos del curso de cara al examen final.

El carácter liberatorio de las dos primeras pruebas parciales, P1 y P2, implica que, en el caso de superar cualquiera de ellas ($\text{ExaP1}, \text{ExaP2} \geq 5,0$), no es necesario volver a examinarse de los contenidos asociados a dichos parciales en el examen final de la asignatura en la convocatoria ordinaria.

En el caso de no superar alguno de ellos (ExaP1 o $\text{ExaP2} < 5,0$), es necesario presentarse al parcial no superado, siempre junto al tercer parcial ExaP3 , en el examen final de la asignatura en la convocatoria ordinaria.

En el caso de no superar ninguno de las dos pruebas parciales (ExaP1 y $\text{ExaP2} < 5,0$), debe presentarse al examen final de la asignatura, como si fuera un estudiante que hubiera optado por el método de evaluación no continua, según se explica más adelante.

Después del examen final en la convocatoria ordinaria, se dispondrá de un conjunto de calificaciones, una por cada parcial, ya sea la obtenida durante el curso o en dicho examen final y una cuarta de las otras actividades desarrolladas durante el curso.

En el caso de que un estudiante con un parcial aprobado se presente a ese parcial en el examen final, prevalecerá la nota del examen final.

La nota correspondiente a la parte de Teoría (**Not_Teo**) es la que resulta de la media ponderada entre todas estas pruebas, según la expresión:

$$\text{Not_Teo: } 0,25*\text{ExaP1} + 0,35*\text{ExaP2} + 0,30*\text{ExaP3} + 0,10*\text{RestoActividades}$$

En el caso que ($\text{Not_Teo} < 5,0$), debe presentarse al examen final de la asignatura en su convocatoria extraordinaria.

El concepto RestoActividades incluye la realización de tests breves sobre los contenidos teóricos de la asignatura, y se realizarán en el mismo horario de clase.



Asignatura: Fundamentos de Microprocesadores
Código: 18479
Centro: Escuela Politécnica Superior
Titulación: Grado en Ingeniería de Tecnologías de Servicios de Telecomunicación
Nivel: Grado
Tipo: Obligatoria
Nº de créditos: 6 ECTS

Evaluación Continua: Prácticas

Para aprobar la parte práctica el estudiante deberá asistir a todas las sesiones prácticas. Siempre por motivos debidamente justificados, un estudiante puede faltar a un máximo de 2 sesiones de prácticas (4 horas). En caso contrario, el estudiante deberá optar a la evaluación NO CONTINUA.

La calificación de la parte práctica tendrá en cuenta la calidad de los diseños realizados y el nivel de los resultados obtenidos. También se valorará la validez de los resultados obtenidos en cada uno de los apartados que se hayan establecido para su realización en los guiones de las prácticas. Por último, habrá pruebas escritas y orales individuales para verificar los conocimientos del estudiante.

EVALUACIÓN NO CONTINUA

Para los estudiantes que opten por la modalidad de evaluación NO CONTINUA en la parte de teoría, en la parte de prácticas o en ambas, sus calificaciones se obtendrán de la siguiente forma:

a. La nota correspondiente a la parte de teoría es la que resulta de:

- La calificación de la prueba final (100%).

La prueba final consistirá en una prueba escrita, cuyo contenido abarcará todos los objetivos que deben alcanzar los estudiantes en el curso completo. Esta prueba podrá incluir tanto cuestiones teóricas como resolución de problemas.

b. La nota correspondiente a la parte de prácticas es la que resulta de:

- La calificación de la prueba práctica final (100%).

La prueba final consistirá en una prueba práctica, que permita evaluar todos los conceptos desarrollados en las prácticas de laboratorio propuestas en la asignatura.

Para ambas modalidades de evaluación CONTINUA y NO CONTINUA

- Ambas partes, teoría y prácticas, se puntúan sobre 10 puntos.
- La nota final de la asignatura se obtiene de las notas de teoría y prácticas por medio de la ecuación:
Calificación: $0,4 * \text{Not_Lab} + 0,6 * \text{Not_Teo}$
- Para aprobar la asignatura es obligatorio obtener una nota mayor o igual a 5 puntos, tanto en la parte de teoría como en la práctica de laboratorio. En caso contrario, la nota final en actas será:
Calificación: $(0,4 * \text{Mín}(5, \text{Not_Lab}) + 0,6 * \text{Mín}(5, \text{Not_Teo}))$
- La nota de teoría se conserva (convalida) sólo para la convocatoria extraordinaria en el mismo curso académico.
- La nota de prácticas se conserva (convalida) para la convocatoria extraordinaria en el mismo curso académico y siempre que la calificación obtenida sea igual o superior a 8,0 puntos para las dos convocatorias del curso siguiente.



Asignatura: Fundamentos de Microprocesadores

Código: 18479

Centro: Escuela Politécnica Superior

Titulación: Grado en Ingeniería de Tecnologías de Servicios de Telecomunicación

Nivel: Grado

Tipo: Obligatoria

Nº de créditos: 6 ECTS

MUY IMPORTANTE: Cuando se detecte algún tipo de copia en cualquiera de las actividades de evaluación ya sean teóricas o prácticas, se aplicará lo reflejado en el Capítulo IV del documento “Normativa de Evaluación Académica de la EPS”, aprobado en la Junta de Centro del cuatro de noviembre de 2013.



Asignatura: Fundamentos de Microprocesadores
Código: 18479
Centro: Escuela Politécnica Superior
Titulación: Grado en Ingeniería de Tecnologías de Servicios de Telecomunicación
Nivel: Grado
Tipo: Obligatoria
Nº de créditos: 6 ECTS

2.3. Cronograma

Semana	Actividades Presenciales
1ª	✓ Presentación de la asignatura. ✓ U1. Diseño Digital y VHDL. Tema: 1.1
2ª	✓ U1. Diseño Digital y VHDL. Temas: 1.2, 1.3, 1.4 ✓ Pr1. Tutorial de VHDL (I).
3ª	✓ U1. Diseño Digital y VHDL. Temas: 1.5 ✓ U2. La Unidad Aritmético Lógica Temas: 2.1, 2.2 ✓ Pr1. Tutorial de VHDL (II).
4ª	✓ U2. La Unidad Aritmético Lógica. Temas: 2.3 ✓ Pr2. Estructura simplificada de un μProcesador (I)
5ª	✓ U3. El procesador I: El diseño del juego de Instrucciones. Tema: 3.1, 3.2 ✓ Pr2. Estructura simplificada de un μProcesador (II)
6ª	✓ U3. El procesador I: El diseño del juego de Instrucciones. Temas: 3.2 ✓ Pr3. Diseño de la ALU
7ª	✓ U3. El procesador I: El diseño del juego de Instrucciones. Temas: 3.2 ✓ Pr4. El ensamblador de MIPS (I)
8ª	✓ U3. El procesador I: El diseño del juego de Instrucciones. Temas: 3.3 ✓ U4. El procesador II: Diseño y control uniciclo. Temas: 4.1, 4.2 ✓ Pr4. El ensamblador de MIPS (II)
9ª	✓ U4. El procesador II: Diseño y control uniciclo. Temas: 4.2 ✓ Pr5. Integración del μProcesador completo (I)
10ª	✓ U4. El procesador II: Diseño y control uniciclo. Temas: 4.2, 4.3 ✓ Pr5. Integración del μProcesador completo (II)
11ª	✓ U5. El procesador III: Diseño y control multiciclo. Temas: 5.1, 5.2 ✓ Pr5. Integración del μProcesador completo (III)
12ª	✓ U5. El procesador III: Diseño y control multiciclo. Temas: 5.3 ✓ Pr5. Integración del μProcesador completo (IV)
13ª	✓ U6. Mapas de Memoria. Operaciones con reales. Temas: 6.1 ✓ Pr5. Integración del μProcesador completo (V)
14ª	✓ U6. Mapas de Memoria. Operaciones con reales. Temas: 6.2 ✓ Pr5. Integración del μProcesador completo (VI)
Mayo	➤ Examen Final Ordinario
Junio	➤ Examen Final Extraordinario